

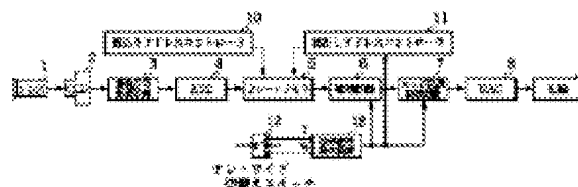
IMAGE PICKUP DEVICE**Publication number:** JP7177407**Publication date:** 1995-07-14**Inventor:** MATSUI IZUMI**Applicant:** CANON KK**Classification:**

- international: *H04N5/228; H04N3/22; H04N5/335; H04N5/228; H04N3/22; H04N5/335; (IPC1-7): H04N5/228; H04N3/22; H04N5/335*

- European:**Application number:** JP19930316805 19931216**Priority number(s):** JP19930316805 19931216**Report a data error here****Abstract of JP7177407**

PURPOSE:To effectively edge-correct images whose resolution feeling is degraded in the case of obtaining high magnification images by emphasizing the edge part of the images by a variable difference circuit, varying a difference width corresponding to a magnification rate and varying the characteristics of an emphasizing processing.

CONSTITUTION:Video images optically inputted from a lens 1 are turned to electric signals by a CCD2, a signal processing is performed in an image pickup signal processing circuit 3 and analog signals are outputted. The output of the circuit 3 is AD converted in an ADC4 and written in the address of a frame memory 5 specified by a write address controller 10. Then, a read address controller 11 is controlled by a tele/wide changeover switch 12 and a magnification generator 13 and read from the address specified by the read address controller 11 is performed. For read data, inter-pixel data are interpolated in an interpolation circuit 6, the emphasizing processing of an edge is performed in an edge emphasizing processing circuit 7, DA conversion is performed in a DAC8 and recording is performed by a recording circuit 9.



Data supplied from the **esp@cenet** database - Worldwide

(11)特許出願公開番号

(43)公開日 平成7年(1995)7月14日

審査請求 未請求 請求項の数1 OL (全 6 頁)

【特許請求の範囲】

【請求項1】 映像信号を書き込みアドレスコントローラの指定するフレームメモリのアドレスに書き込み、書き込むタイミングとは異なるタイミングで読出しアドレスコントローラの指定するフレームメモリのアドレスからデータを読みだす拡大手段、前記映像信号による画像のエッジ部を強調する為の可変差分手段を含むエッジ強調処理回路、拡大手段による画像拡大率に応じて前記可変差分手段の差分幅を可変し強調処理の特性を可変する制御手段、を有する撮像装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は電子ズーム機能を有するカムコーダー等の撮像装置に関する。

【0002】

【従来の技術】 従来撮像信号をフレームメモリに一度書き込み、フレームメモリから読み出すタイミングを変化させると共に、読み出した撮像信号に補間データを補うことにより、撮像した画像を電子的に拡大する電子ズームが開発されている。

【0003】

【発明が解決しようとしている課題】 しかし撮像装置で電子ズームを用いて画像を拡大した場合、サンプリング周波数が低くなることにより、水平・垂直解像度が劣化し、解像度の低い画像となる。解像度を高めるためには、高精細CCD、高倍率レンズを搭載するという方法があるが、これはコストが高く、容積が大きくなり実用的でなかった。

【0004】

【課題を解決するための手段】 映像信号を書き込みアドレスコントローラの指定するフレームメモリのアドレスに書き込み、書き込むタイミングとは異なるタイミングで読出しアドレスコントローラの指定するフレームメモリのアドレスからデータを読みだし、可変差分回路を含むエッジ強調処理回路により前記映像信号による画像のエッジ部を強調すると共に、拡大率に応じて差分幅を可変し強調処理の特性を可変する。

【0005】 又、拡大率に応じて差分回路の入力データと2種の遅延データの重み付き和とから差分値を決定し強調処理の特性を可変する。

【0006】 又、拡大率に応じて強調処理の度合いを可変することを特徴とする。

【0007】

【実施例】 図1は本発明の実施例である。

【0008】 1は撮像レンズ・絞り・フィルターを有するレンズ、2は撮像装置であるCCD、3はガンマ補正・ローパスフィルター・クリップ回路を有する撮像信号処理回路、4はADコンバータ(ADC)、5はフレームメモリ、6は画像の画素間データを補間する補間回路、7は画像のエッジ強調を行うエッジ強調処理回路、

8はDAコンバータ(DAC)、9はVTR等の撮像信号を記録する記録回路である。10は5のフレームメモリの書き込みアドレスを指定する書き込みアドレスコントローラ、11はフレームメモリの読出しアドレスを指定する読出しアドレスコントローラ、12はテレ・ワイド切り替えスイッチ、13は倍率発生装置である。

【0009】 レンズ1から光学的に入力された映像は、CCD2によって電気信号となる。撮像信号処理回路3で信号処理されアナログ信号を出力する。この撮像信号処理回路3の出力はADC4でAD変換され、書き込みアドレスコントローラ10で指定されるフレームメモリ5のアドレスに書き込まれる。次いで、テレ・ワイド切り替えスイッチ12、倍率発生装置13により読出しアドレスコントローラ11を制御し、読出しアドレスコントローラ11により指定されるアドレスから読み出される。読み出されたデータは補間回路6で画素間データは補間され、エッジ強調処理回路7でエッジの強調処理がなされ、DAC8でDA変換され記録回路9によって記録される。

【0010】 図2はエッジ強調処理回路7の詳細図である。

【0011】 101は可変差分回路1、102は可変差分回路2、103は補正量演算回路、104は加算器、105はディレイ回路である。

【0012】 図2において映像信号が入力されると、そのときの倍率信号に応じて、可変差分回路1(101)、可変差分回路2(102)で入力信号の2階差分を計算することによりエッジを検出し、補正量演算回路(103)で補正量を決定し、加算器(104)によりディレイ回路(105)で出力タイミングを合わせた映像信号に加算することでエッジ処理が行われる。

【0013】 図3は、可変差分回路1(101)の第1の実施例である。

【0014】 201~4はレジスタ、205はコンパレータ、206はデコーダ、207はセレクト、208は減算器である。

【0015】 図3において、コンパレータ(205)、デコーダ(206)において倍率信号は整数化され、映像信号の遅延時間をセレクト(207)により決定する。ついで、入力された映像信号との差分を計算する。なお、図3は4倍の電子ズームを使用した場合の例であり、レジスタの段数は、ズームの倍率に応じて決定される。電子ズームによる倍率が高ければ、レジスタの段数は増大し、倍率が低ければ、レジスタの段数は減少させることができる。

【0016】 図4は、差分回路1(101)の出力説明図である。

【0017】 現画像、2倍画像、その可変差分回路1出力、4倍画像、その可変差分回路1出力であるが、2倍の場合の可変差分回路1の出力値と、画像におけるその

部分の4倍の場合の変差分回路1の出力値が等しくなっている。また、差分回路2(102)においても同様の手法を用いる。このようにして差分値を等しくすれば、倍率が変化しても各エッジに対するエッジ補正量は変わらない。

【0018】図5は、補正量演算回路(103)の実施例の詳細図である。

【0019】301はベースクリップ回路、302は出力反転回路、303は補正係数発生装置1、304は乗算器である。

【0020】補正量演算回路(103)には映像信号の2階差分信号が入力される。前記入力信号をベースクリップ回路(301)によりベースクリップし、出力反転回路(302)により正負反転した信号を出力し、補正係数発生装置(303)によって計算された補正係数と乗算器(304)において掛け合わせ出力する。加算器(104)において、補正量演算回路(103)出力を映像信号に加えることによりエッジは強調される。

【0021】図6は可変差分回路(101)の第2の実施例である。

【0022】図3と同様に説明には4倍拡大の回路を用いる。図6において、401~4はレジスタ、405・406はセレクタ、407・408は乗算器、409は加算器、410は減算器、411は係数・切替え信号発生装置である。

【0023】図7は、係数・切替え信号発生装置(411)の詳細図である。

【0024】図7において、501はコンパレータ、502はデコーダ、503、504は減算器である。

【0025】図7では倍率信号が入力されると、コンパレータ(501)、デコーダ(502)において整数化されたものを切替え信号とし、減算器(503)により倍率信号とデコーダ(502)出力との差により係数k2を出力し、1と減算器(503)出力との差を減算器(504)から計算することにより係数k1を出力する。

【0026】図8は係数k1、k2、切替え信号の説明図である。

【0027】倍率信号が1~4の範囲内で変化したとき、差分幅に応じた切替え信号が決定される。倍率信号が増大すれば、係数k2は0~1の範囲で増大し、切替え信号が変化すると係数k2は0にセットされる。反対に、係数k1は倍率信号が増大すると、1~0の範囲で

減少し、切替え信号が変化すると係数k1は1にセットされる。

【0028】図9は、本発明の第3の実施例であり、エッジ強調回路7の詳細図である。

【0029】601は101と同様な可変差分回路1、602は102と同様な可変差分回路2、603はベースクリップ回路、604は出力反転回路、605は倍率信号を入力に持つ補正係数発生回路2であり、606は乗算器、607は加算器である。

10 【0030】図9では、本発明の実施例1、2等の方法で2階差分を計算した後、ベースクリップ回路(603)によりベースクリップし、出力反転回路(604)により正負反転した出力に、倍率信号に応じて可変である補正係数発生装置(605)の出力を乗算器(606)によって掛け合わせ、入力映像信号に加算器(607)で加えることにより、エッジ補正信号が出力される。例えば、倍率信号の増大に応じて、補正係数発生装置2(605)で出力される補正係数が増大するように設定すれば、電子ズームによって高倍率画像を得た場合の解像感の劣化した画像に対して、協力的なエッジ補正をすることが可能となる。

【0031】

【発明の効果】以上説明したように本発明によれば、従来の撮像装置で電子ズームにより拡大された画像に比べて、高精細CCDを搭載することなく、画像の劣化の少ない高品質な撮像信号が得られるので、低コスト高性能な撮像装置が実現できる。

【図面の簡単な説明】

【図1】本発明の実施例を示す図。

【図2】本発明の実施例中、エッジ強調処理回路7の詳細図。

【図3】エッジ強調処理回路7中、可変差分回路1(101)の第1の実施例を示す図。

【図4】図3の動作説明図。

【図5】エッジ強調処理回路7中、補正量演算回路(104)の詳細図。

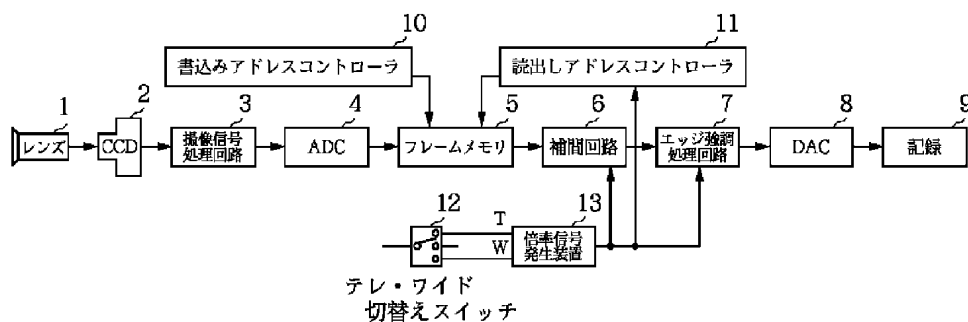
【図6】エッジ強調処理回路7中、可変差分回路1(101)の第2の実施例を示す図。

【図7】図6中の係数・切替え信号発生装置(411)の詳細図。

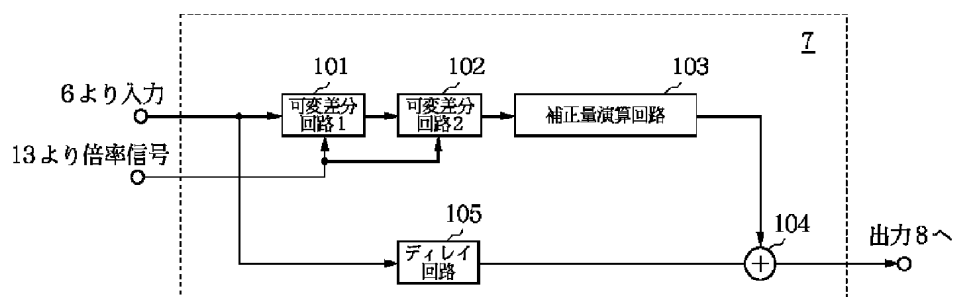
【図8】図7の係数k1、k2、切替え信号の動作説明図。

【図9】第3の実施例(エッジ強調回路7)の詳細図。

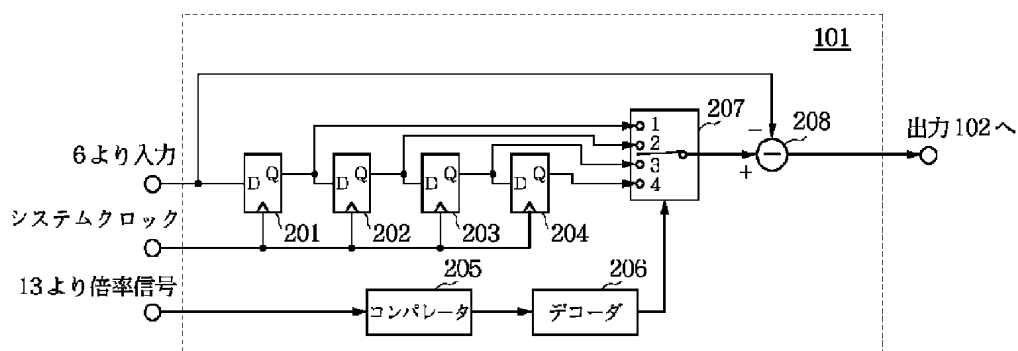
【図1】



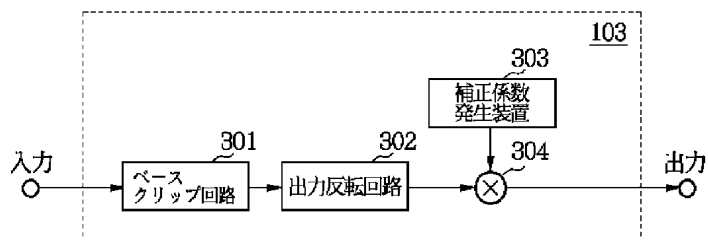
【図2】



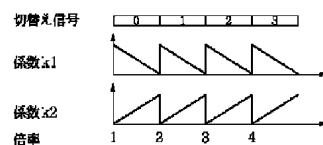
【図3】



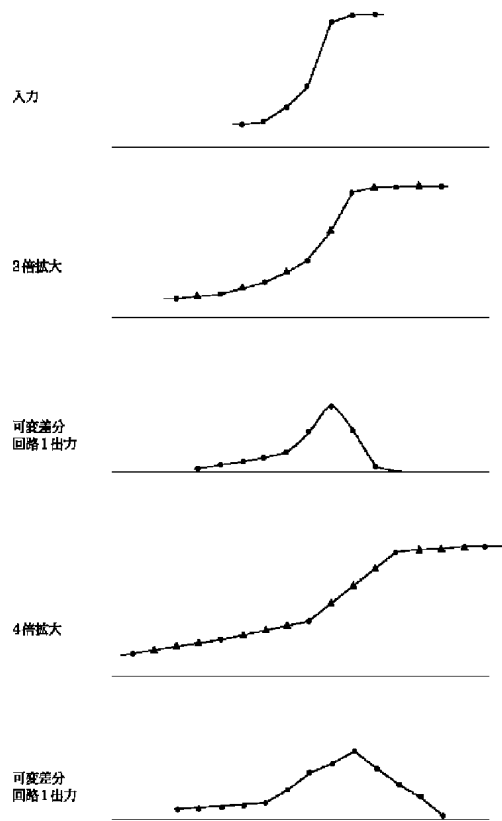
【図5】



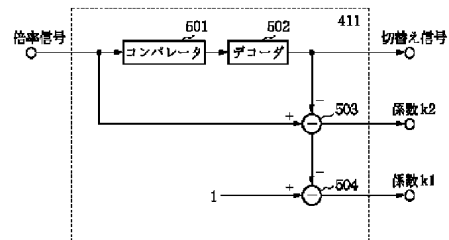
【図8】



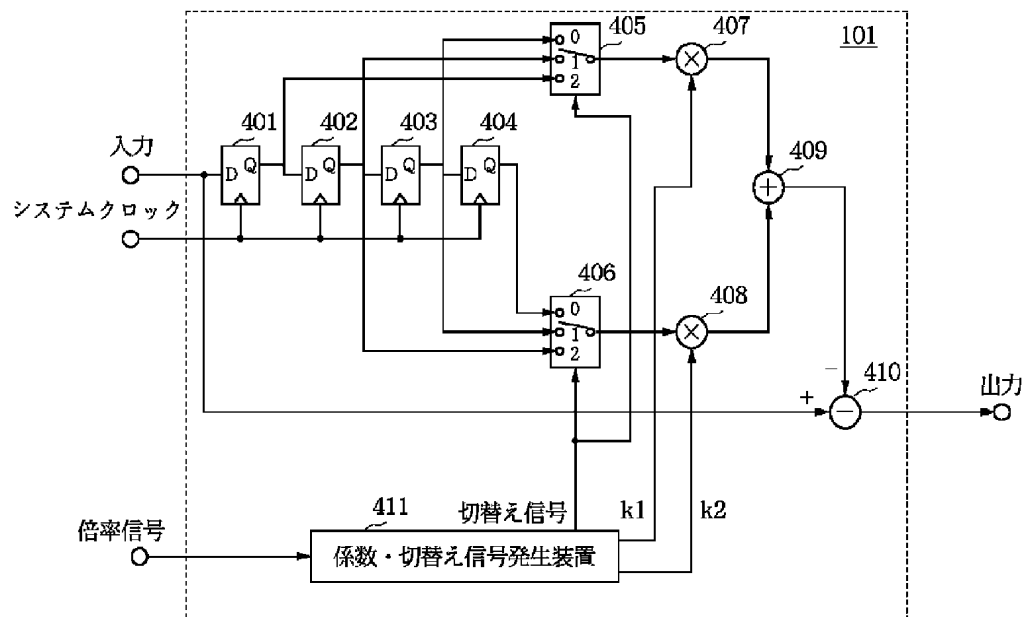
【図4】



【図7】



【図6】



【図9】

